

沟槽辅助平面栅的碳化硅MOSFET技术

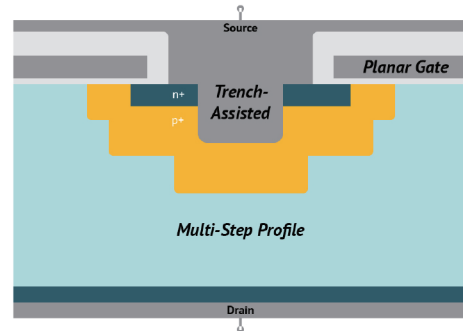
基于纳微半导体 GeneSiC™ 专有“沟槽辅助平面栅”技术研发的碳化硅 MOSFET，实现了全球领先的全温域能效表现，在整个工作区间内均保持低功耗特性。这种先进设计提供了一种“无需妥协解决方案”，可在性能、可制性与可靠性之间实现平衡，这在传统平面型或沟槽型碳化硅设计中往往难以实现。

超20年的碳化硅创新领先地位

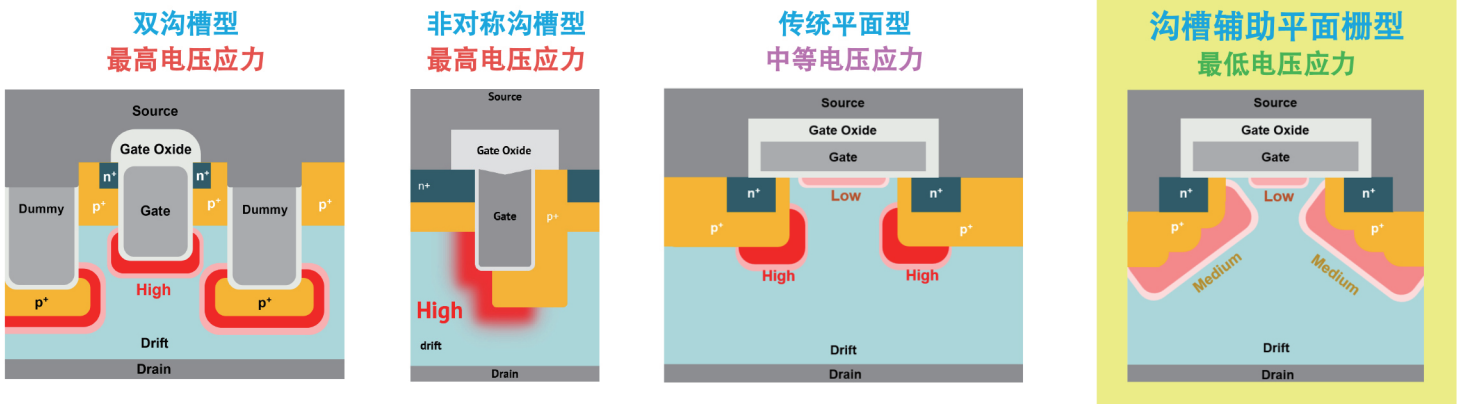
高温下导通电阻 ($R_{DS(ON)}$) 降低达 20%
可减少导通损耗，实现更低温的工作状态。

开关损耗降低达 15%
支持更快、更高效的高频开关，助力提升功率密度。

无可比拟的可靠性
可适应高压、高温、高湿度、高dV/dt的严苛环境。

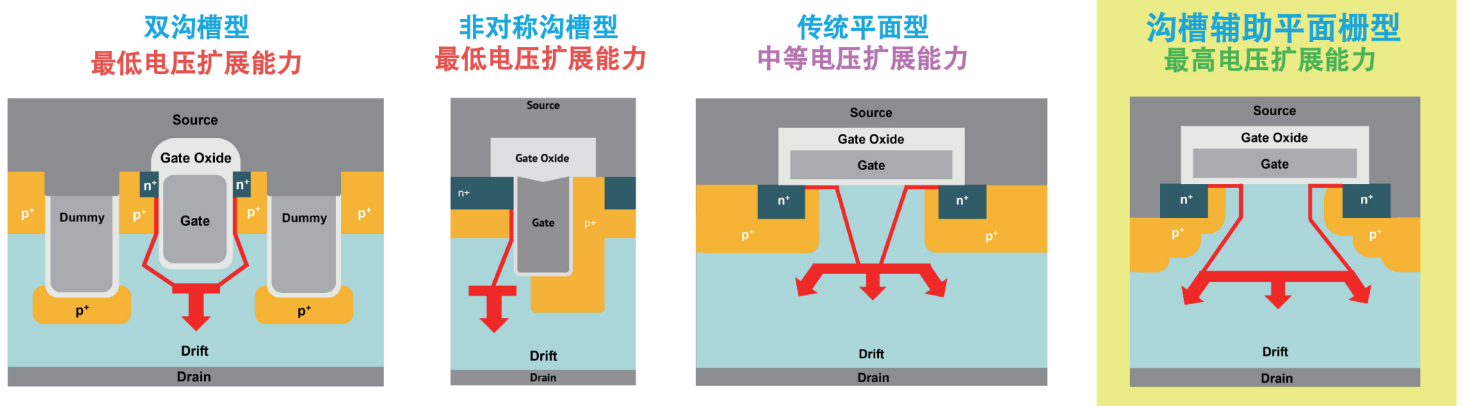


优化电场分布，提升可靠性与稳定性



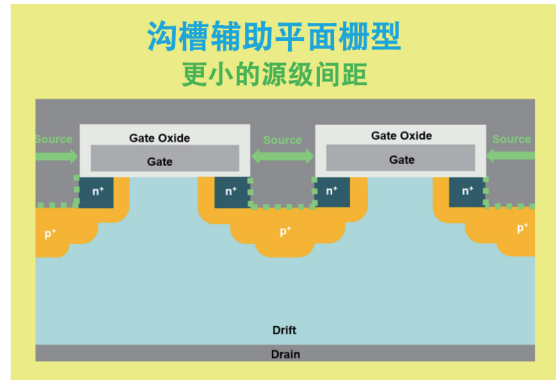
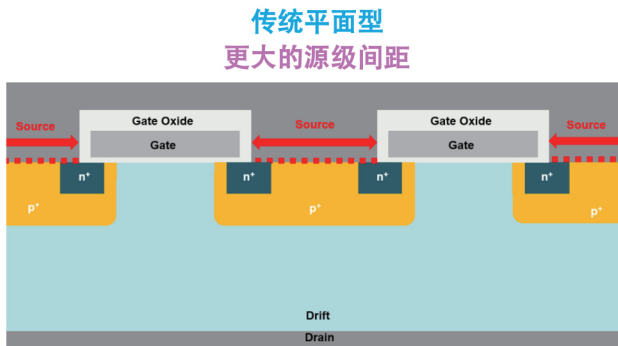
沟槽辅助平面栅技术的多阶结构，可平滑并控制在边角或结区可能出现的电场峰值，降低驱动栅氧化层及器件两端承受的电压应力，从而在高压、高温、高 dV/dt 环境下实现长期可靠运行。

优化电流扩展能力并降低高温下的导通电阻



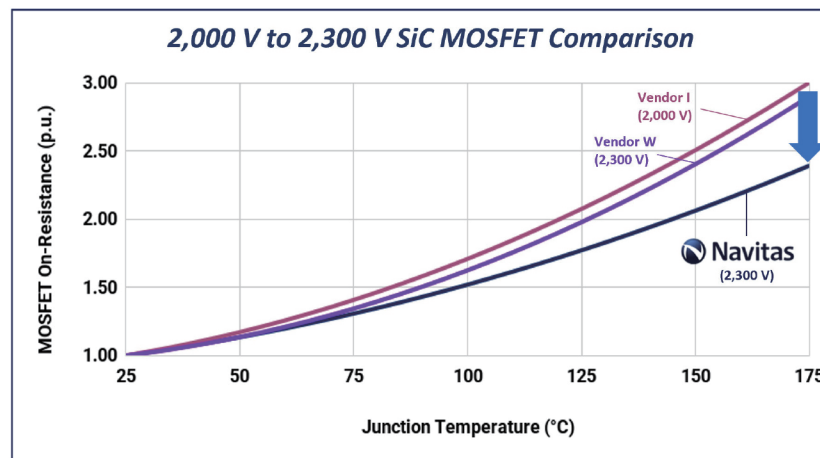
沟槽辅助平面栅技术展现出卓越的电流扩展能力，这得益于沟槽辅助特性带来的多阶结构，最终实现更低的导通电阻。

创新源极接触设计，实现更小元胞间距与更高功率密度



沟槽辅助平面栅设计的源极区域中，浅沟槽可在更小的间隙内提供足够的表面积，以实现合适的金属化连接；这一设计能够实现更小的元胞间距，进而降低 R_{ON-SP} 和 $R_{ON} \times Q_G$ 值。

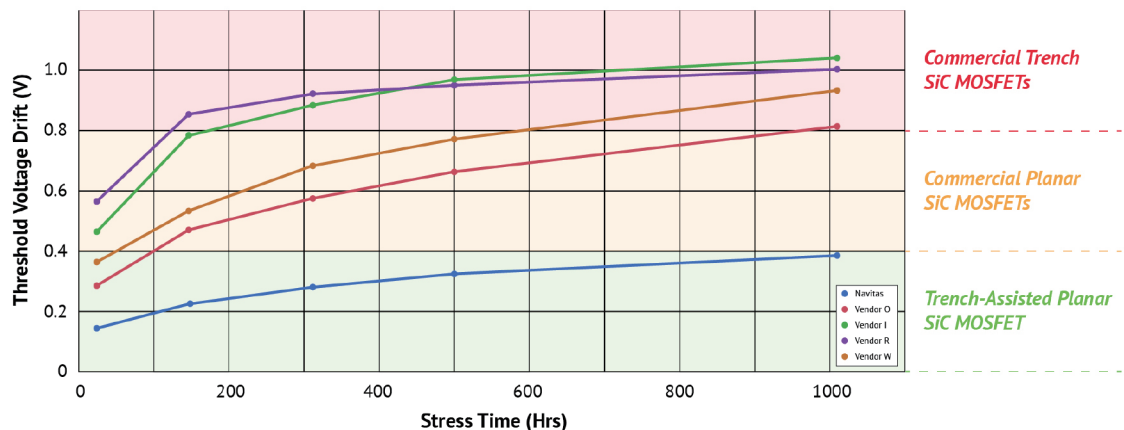
沟槽辅助平面栅技术可使导通电阻随温度的漂移幅度达到业界最低水平



20% Lower
 $R_{DS(ON)}$

与供应商I的2000V产品相比，纳微2300V碳化硅MOSFET的导通电阻降低 20%；
与供应商W的2300V产品相比，导通电阻降低17%。

沟槽辅助平面栅技术使阈值电压随寿命变化的漂移幅度达到业界最低



纳微半导体的沟槽辅助平面栅碳化硅MOSFET展现出业界一流的阈值电压稳定性，可为对长期性能一致性，有高要求的关键应用（如新能源汽车、数据中心电源等）提供长期稳健性与可靠性的支持。