

采用了GaNSense™技术的NV6169 PQFN 8x8 GaNFast™ 功率 IC，适用于更高功率的应用

Tom Ribarich, 战略营销高级总监



简介

纳微半导体公司的GaNFast功率IC采用了GaNSense技术，具备控制、驱动、感应和保护等功能，适用于移动、消费、工业、数据中心和企业等市场领域的 30 W 至 1 kW 的应用。集成栅极驱动消除了寄生栅极环路电感，并可以防止栅极振铃和毛刺。集成的无损电流感应功能无需外部电流感应电阻，可提高系统效率，缩小PCB占板面积，消除 R_{CS} 热点，并提供实时过流保护（OCP）和过温保护（OTP），实现针对短路和过载故障情况的快速且可靠的保护。NV6169进一步将GaNSense产品系列扩展到更高功率的应用，具备较低的 $45\text{ m}\Omega R_{DS(ON)}$ ，采用了新型 PQFN 8x8 mm 封装，具备较大的散热焊盘，可实现卓越的散热管理。

本应用笔记详细介绍了NV6169和GaNSense的功能、原理图和PCB布线指南、电路示例和波形、以及散热管理说明。这些说明可以帮助实现最高效率和功率密度，以实现最高水平的系统稳健性和可靠性。

概述

凭借集成的栅极驱动、宽范围的 V_{CC} 和PWM输入、内部ESD保护和较大的散热焊盘等优势，GaNFast功率IC已在多种高密度电源产品中得到采用。GaNSense技术还提供另一层关键特性，包括无损电流感应、OCP、OTP和自动待机模式，这些特性可以提高系统稳健性和可靠性，实现更高的系统效率，并降低待机功耗。这些GaN功率IC具有易用性和设计灵活性，可与所有流行的拓扑和控制器兼容，可实现高频开关。为了进一步将GaNSense产品系列扩展到更高功率的应用，NV6169 $45\text{ m}\Omega$ 版本采用了PQFN 8x8封装。NV6169的IC引脚包括（见图1）漏极引脚（D）、源极引脚（S）、I/O引脚、以及一个较大的源极散热焊盘。I/O引脚包括IC电源引脚、PWM输入、 dV/dt 导通控制、电流感应输出和故障输出。外部电源转换电路的大部分开关电流从漏极引脚流经GaN功率FET，然后流向源极引脚。GaN IC产生的热量必须通过源极散热焊盘导出到PCB。然后使用较大的PCB覆铜区域和散热孔将热量传导到PCB的另一侧和/或具有较大覆铜区域的内层，然后热量可以在此处散开和冷却。散热焊盘很方便地连接到了 P_{GND} ，以获得额外的PCB散热覆铜区域。

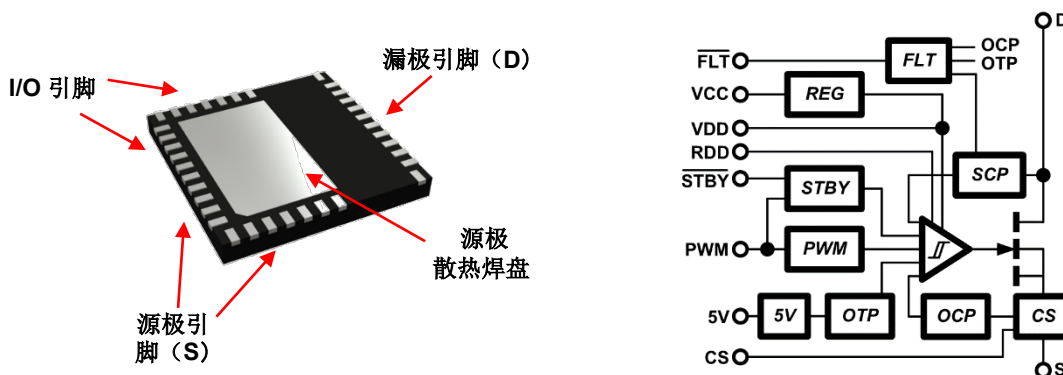


图 1. NV6169 PQFN 8x8 封装底部视图（左）及简化原理图（右）

IC引脚、连接和元件

该GaN IC的典型连接电路图如图2所示。IC引脚包括GaN IC的漏极（D）、GaN IC的源极（S）、IC电源（ V_{CC} ）、栅极驱动电源（ V_{DD} ）、栅极驱动开启控制SET输入（ R_{DD} ）、PWM输入（PWM）、故障输出（FLT）、电流感应输出（CS）、自动待机模式输入（ \overline{STBY} ）、以及5V电源（5V）。源极焊盘和源极（S）引脚1-6、30-36都应连接到系统 P_{GND} 。源极（S）引脚10、16、17可用于IC外部元件的本地GND连接。源极引脚（S）在内部连接到源极焊盘，但最好也在外部将源极引脚连接到源极焊盘（参见PCB布线指南，第11页）。漏极引脚（D）18-29在内部进行连接，外部连接也是很好的做法。IC周围的外部元件包括：从 V_{CC} 引脚连接到源极引脚（S）的 V_{CC} 滤波电容（ C_{VCC} ）、从 V_{DD} 引脚连接到源极引脚（S）的 V_{DD} 滤波电容（ C_{VDD} ）、从 V_{DD} 引脚连接到 R_{DD} 引脚的导通dV/dt设置电阻（ R_{DD} ）、从CS引脚连接到源极引脚（S）的电流感应幅值设置电阻（ R_{SET} ）、自动待机模式使能引脚（ \overline{STBY} ）连接到源极引脚（S）。从引脚5V到源极（S）需要一个串联电阻器（ R_{5V} ，10 Ω 典型值）和一个电容器（ C_{5V} ，0.01 μF 典型值）。5V引脚仅供内部使用，不得用于偏置外部电路。下表（表1）显示了连接到该GaN IC引脚的外部元件的推荐元件值（仅典型值）。这些元件应尽可能靠近IC放置。

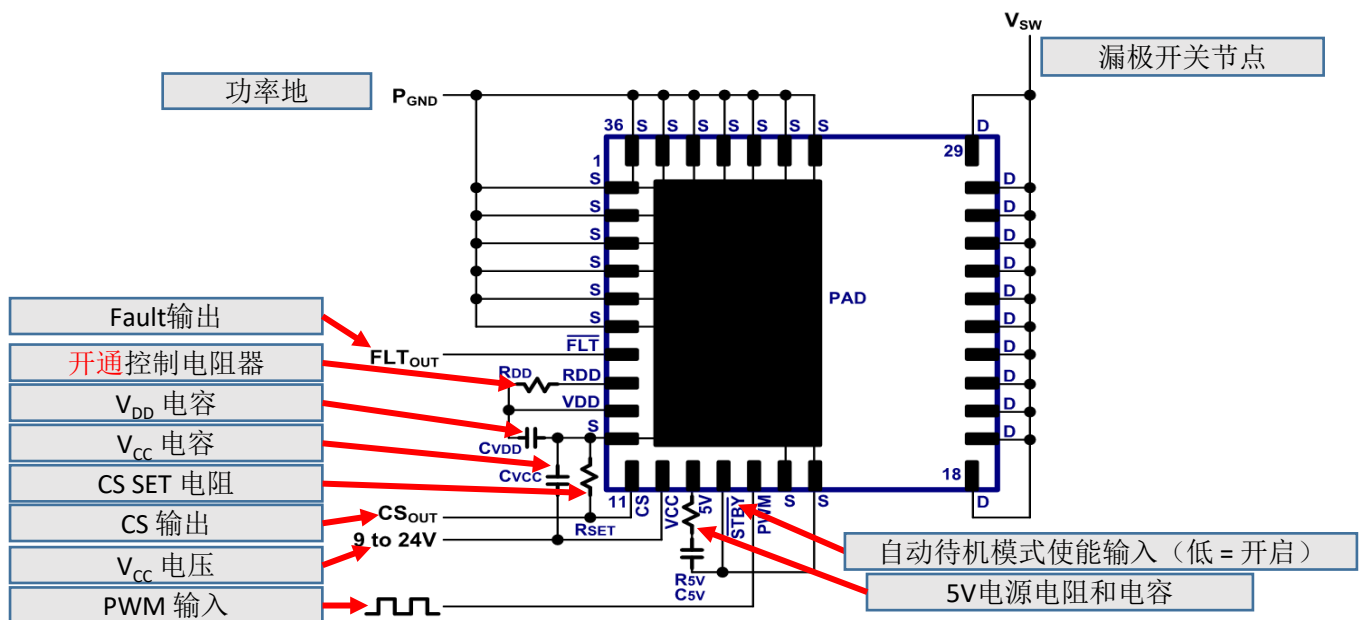


图 2. GaN IC连接电路图

SYM	描述	典型值	单位
C_{VCC}	V_{CC} 电容	0.1	μF
C_{VDD}	V_{DD} 电容	0.010	μF
R_{DD}	栅极驱动开通电流设置电阻	50	Ω
R_{SET}	电流感应幅值设置电阻	参见公式1, 第 4 页	Ω
C_{5V}	5V 电容	0.01	μF
R_{5V}	5V 电阻	10	Ω

表 1. 推荐元件值（仅典型值）

无损电流感应

对于许多应用，有必要感应流经GaN IC的逐周期电流。现有的电流感应解决方案包括在功率FET的源极连接和 P_{GND} 之间放置一个串联电流感应电阻。使用外部电流感应电阻会增加系统传导功率损耗，在PCB上产生热点，并降低整体系统效率。为了消除外部电阻器和热点并提高系统效率，这款GaN IC集成了精确且可配置的无损电流感应。流经GaN IC的 I_{DS} 电流在内部被感应（图4），然后被放大、修整、并在电流感应输出引脚（CS）处转换为电流。从CS引脚到 S_{GND} 引脚连接一个外部电阻器（ R_{SET} ），用于设置CS引脚电压信号的幅值。这有助于对CS引脚信号进行配置，以便与具有不同电流感应输入阈值的不同控制器搭配使用。

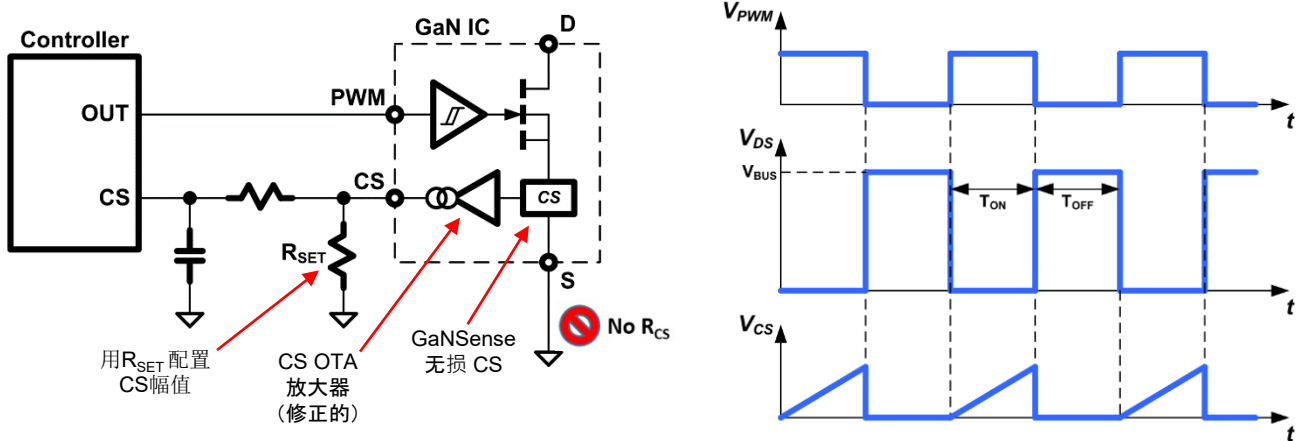


图 4. 无损电流感应电路和时序图

由于内部电流感应和放大器电路的精心设计，加上生产过程中的精确测试和微调，内部电流感应电路的精确度非常高（图5）。CS引脚电流与温度的关系图说明了内部电路的正常正温度系数行为，在-40至125 °C范围内有+/- 4%的容差。

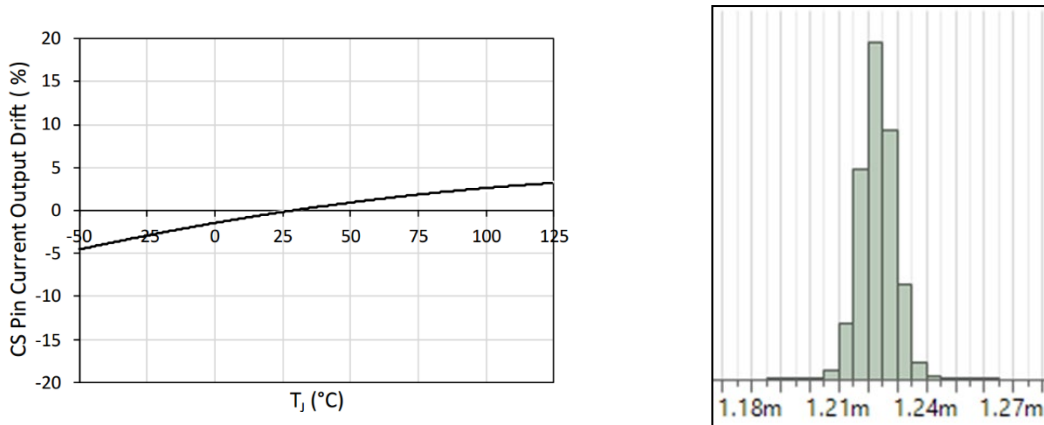


图 5. CS 引脚电流与 T_{CASE} 对比和调整后的生产数据（仅典型值）

无损电流感应（接上页）

GaNSense技术与现有的外部电阻感应方法相比（图6），总导通电阻 $R_{ON(TOT)}$ 有显著的降低。例如，对于300 W高频升压PFC电路来说， $R_{ON(TOT)}$ 从95 mΩ降低到了45 mΩ。通过取消外部电阻所节省的功率损耗为整个系统带来了+0.2%的效率改善，并消除了外部 R_{CS} 电阻的PCB热点（> 85 °C）。

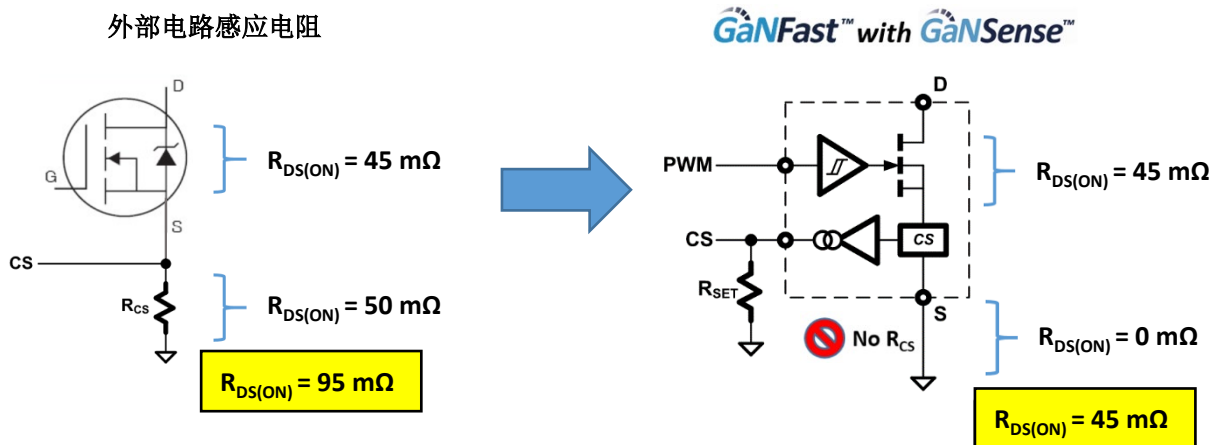


图 6. 外部电阻感应 vs. GaNSense技术

要选择正确的 R_{SET} 电阻值，可以使用以下公式（公式1）。该公式使用了等效的所需外部电流感应电阻值（ R_{CS} ）以及内部感应电路的增益。然后，此 R_{SET} 值将在CS引脚上给出正确的电压电平，以与系统控制器的内部电流感应阈值兼容。

$$I_{OUT} \text{ Ratio} = \frac{I_{DS}}{I_{CS}} = \frac{17A}{0.00125A} = 13600$$

$$R_{SET} = 13600 * R_{CS}$$

$$13600 * 50m\Omega = 680\ \Omega$$

公式 1. R_{SET} 电阻值公式

无损电流感应（接上页）

在基准测试期间，开关波形（图7）显示了在电感式开关升压CCM条件下CS引脚跟随性能与电感电流（ I_L ）的关系。开关性能在30 A电流水平下表现出了出色的 V_{CS} 和 I_L 实时匹配和跟随。为了显示跟随精度，所有波形的CS引脚电压刻度均基于 R_{CS} 增益计算，以匹配电流探头刻度。

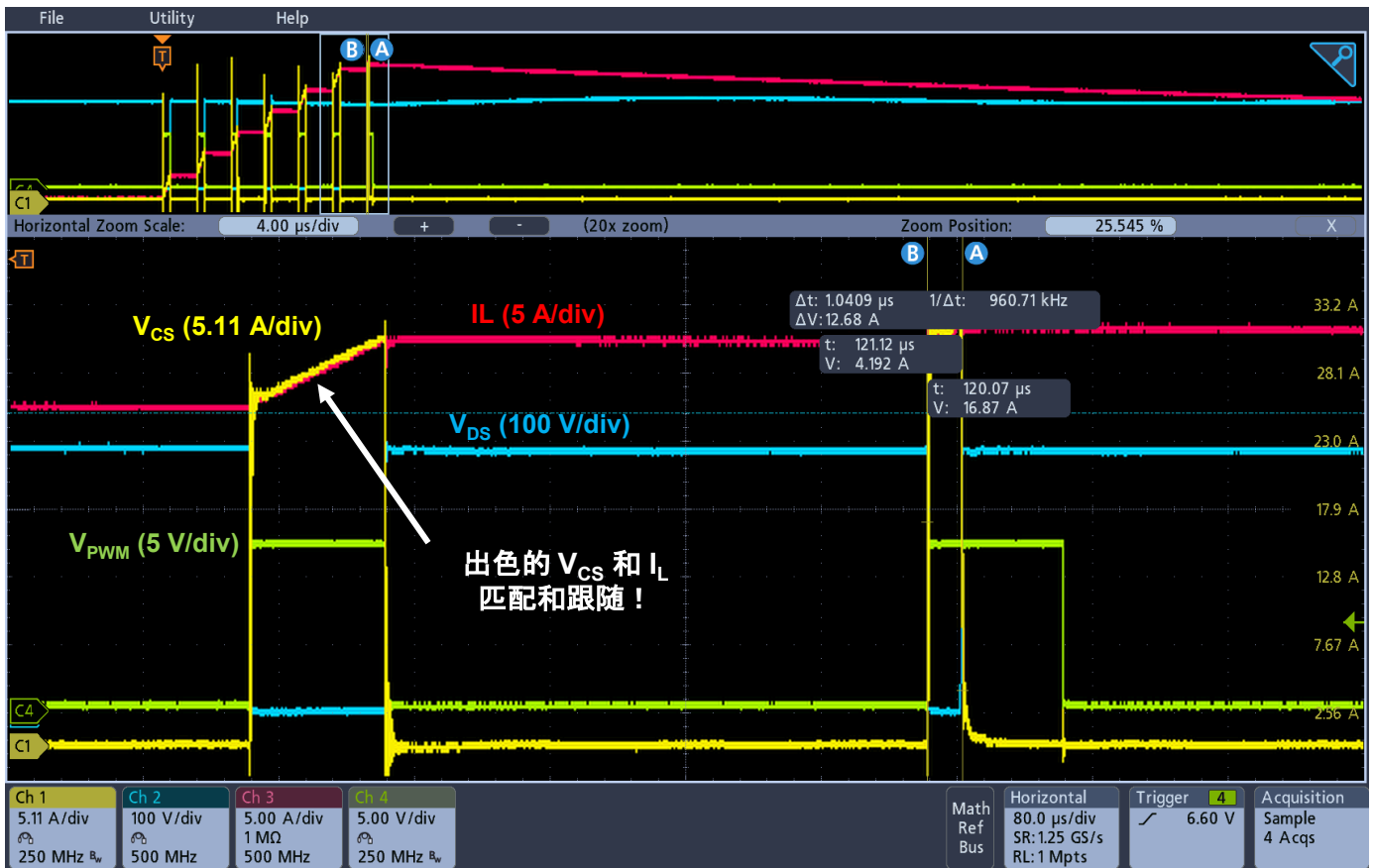


图 7. 无损电流感应波形
(电感式开关升压CCM)

过流保护 (OCP)

该GaN IC包含逐周期过流检测和保护 (OCP) 电路, 以保护GaN IC免受高电流水平的影响。在每个开关周期的导通时间内, 如果峰值电流超过内部OCP阈值 (1.9 V, 典型值), 则内部栅极驱动器将快速关闭GaN IC, 并缩短导通时间以防止IC发生损坏。然后, IC将在下一个导通时间周期开始时的下一个PWM上升沿再次开启 (图8)。这种OCP保护功能将在每个开关周期内对IC进行自我保护, 防止出现快速峰值过流事件, 大大提高系统的稳健性和可靠性。OCP阈值公式 (图8) 是内部电流感应比和外部R_{SET}电阻的函数, 可用于配置所需的OCP电流限制水平。内部OCP阈值 (1.9 V, 典型值) 远高于许多流行的升压PFC控制器的OCP阈值。这确保了该IC与市场现有控制器的良好兼容性, 而不会出现OCP阈值冲突。图9显示了在电感式开关 (升压CCM) 的逐周期OCP限制期间所测量的波形。我们也可以看到, 在每个OCP事件期间, FLT输出随着每个周期逐渐变低。

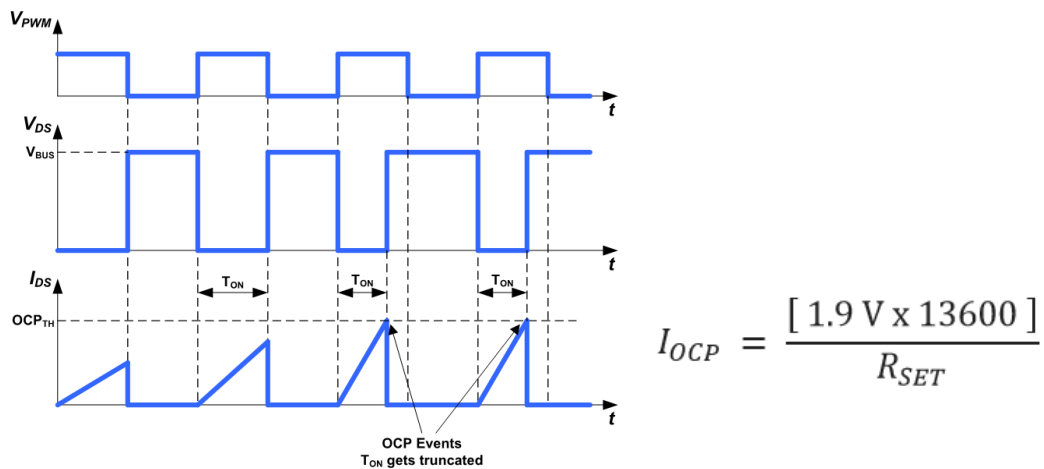


图 8. OCP时序图和OCP阈值公式

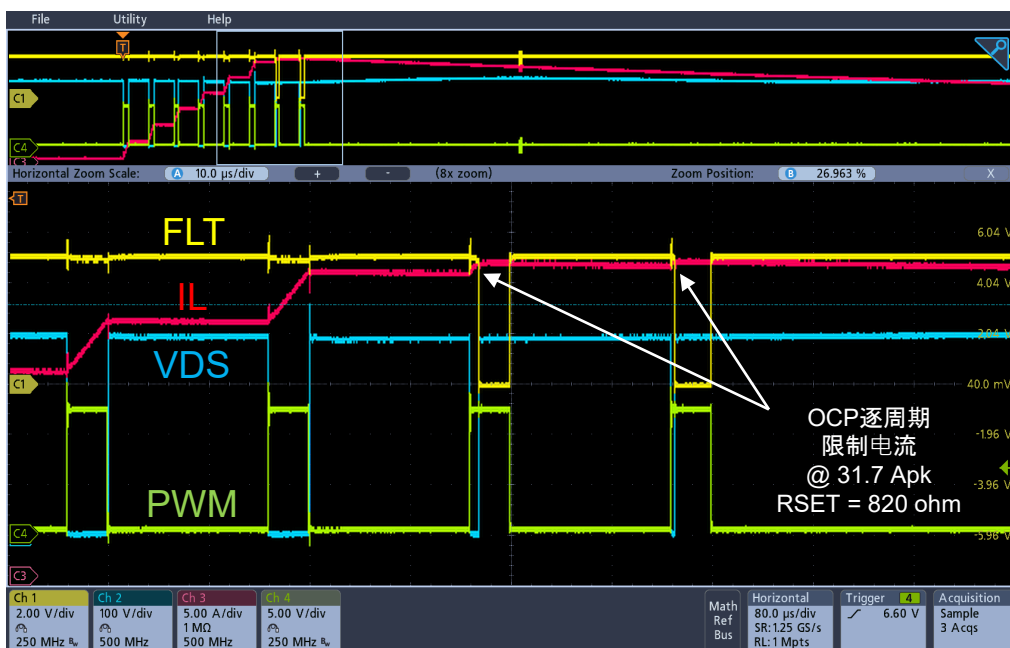


图 9. 升压 CCM 期间的过流逐周期限制

过温保护 (OTP)

NV6169包含过温检测和保护 (OTP) 电路, 可保护IC免受过高结温 (T_J) 的影响。由于过载、高环境温度和/或不良的散热管理, 可能会出现高结温。如果 T_J 超过内部 T_{OTP+} 阈值 (165°C, 典型值), 那么IC将安全锁定 (图10)。当 T_J 再次下降并低于内部 T_{OTP-} 阈值 (105°C, 典型值) 时, OTP锁存器将被复位。在此之前, 当 V_{CC} 大于5 V时, 内部OTP锁存器可以保证保持在正确状态。在OTP事件期间, 该GaN IC将锁存, 系统 V_{CC} 电源电压会由于辅助绕组电源的损耗而降低。系统 V_{CC} 将降至低于系统控制器的UV-阈值下限, 系统高压启动电路将开启, V_{CC} 将再次增加 (图10)。 V_{CC} 将增加至高于上升的UV+阈值, 控制器将打开并再次提供PWM脉冲, 但NV6169将保持关闭, 直到 T_J 降至 T_{OTP-} 以下并且OTP故障锁存器复位。一旦故障锁存器复位, 该GaN IC将在控制器发出下一个PWM脉冲时再次开始开关。在OTP故障条件下, FLT输出将变为低电平, 并在整个OTP故障条件下保持低电平。

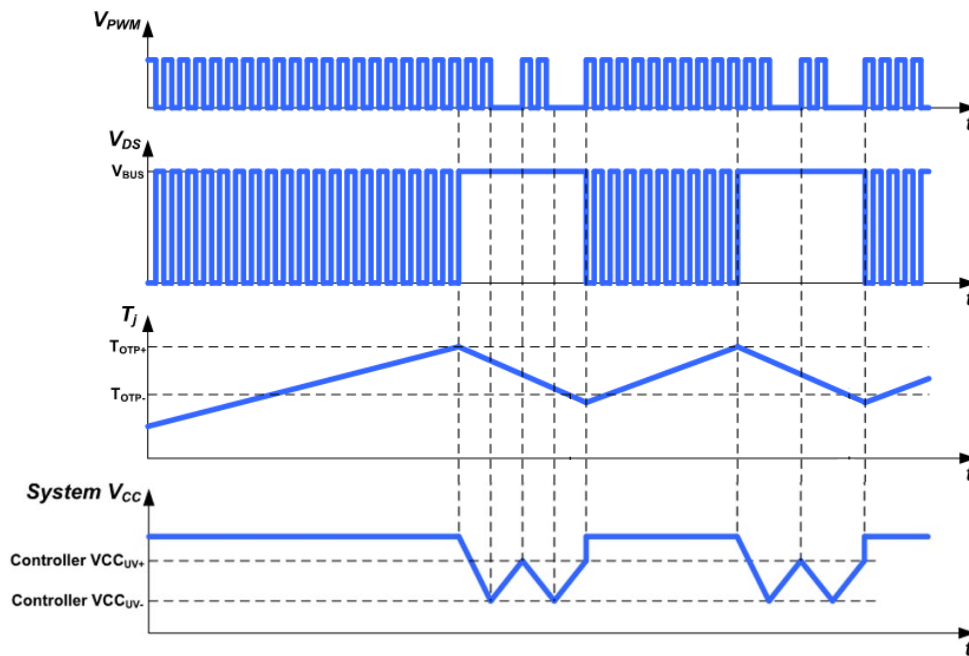


图 10. OTP时序图

可配置导通 dV/dt 控制

在第一次启动脉冲期间或硬开关状态期间，最好限制GaN IC在导通期间的漏极电压变换速率 (dV/dt)。这是降低EMI或降低电路开关噪声所必需的。为了对GaN IC的导通dV/dt电压变换速率进行配置，在V_{DD}引脚30和R_{DD}引脚29之间放置了一个电阻器 (R_{DD}) (参见图 2)。该电阻器 (R_{DD}) 设置了内部栅极驱动器的导通电流，从而设置了功率FET漏极的导通下降沿dV/dt电压变换速率 (图11)。图12展示了实际V_{DS}波形和dV/dt电压变换速率与不同导通电流值的关系。

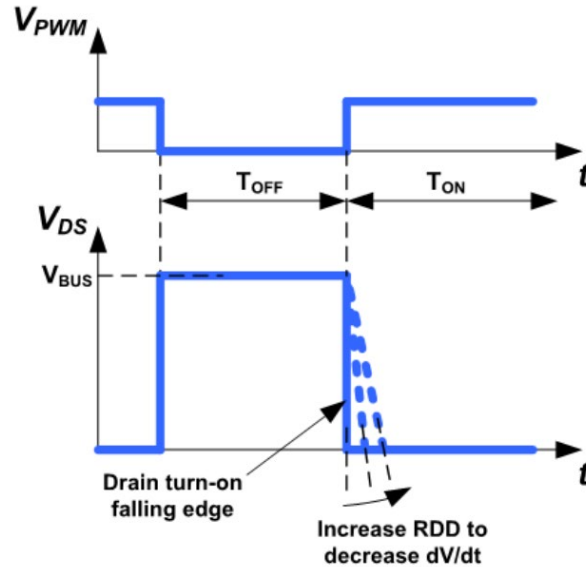


图 11. 导通 dV/dt 变换速率控制简化时序图

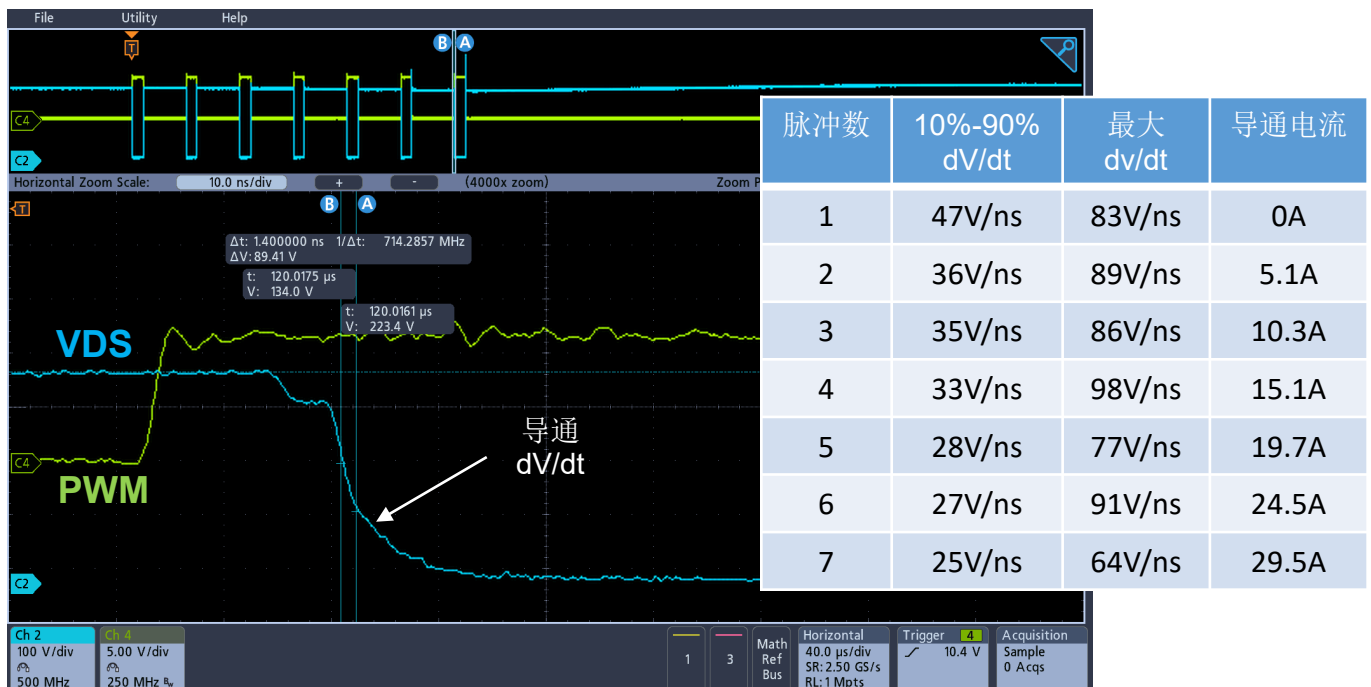


图 12. 不同导通电流水平下的 V_{DS} 导通变换速率 (dV/dt) 波形 (电感式开关升压CCM)

自动低功耗待机模式

该GaN IC包含自动低功耗待机模式，来禁用IC并降低 V_{CC} 电流消耗。在正常工作模式下，PWM引脚产生驱动信号以开启和关闭GaN IC。如果PWM引脚上的输入脉冲停止，并在内部超时待机延迟（ t_{TO_STBY} ，90 us，典型值）期间保持低于 V_{PWML} 关断阈值下限（1.1 V，典型值），则IC将自动进入低功耗待机模式（图13）。这将禁用栅极驱动和其他内部电路，并将 V_{CC} 电源电流降低到一个低水平（255 uA，典型值）。当PWM脉冲重新启动时，IC将在PWM输入的第一个上升沿唤醒，并再次进入正常工作模式。要启用自动待机模式，自动待机模式引脚14（ \overline{STBY} ）应设置为“低”，并连接到最近的源极（引脚16）。要禁用自动待机模式， \overline{STBY} 引脚14应设置为“高”，并连接到相邻的5 V引脚13。

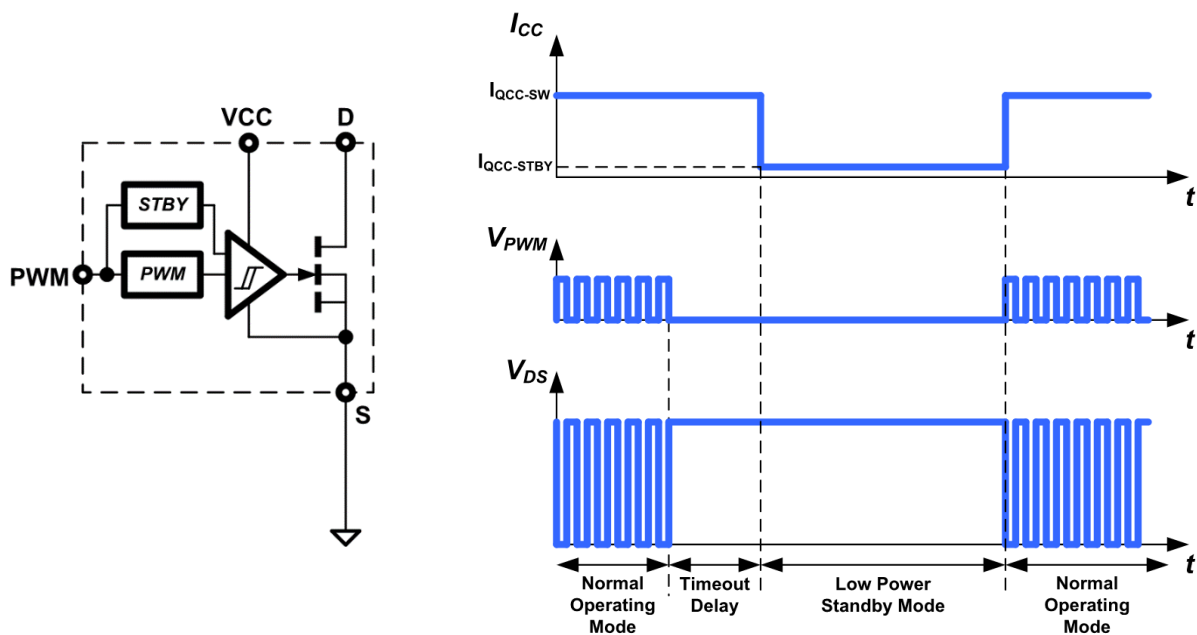
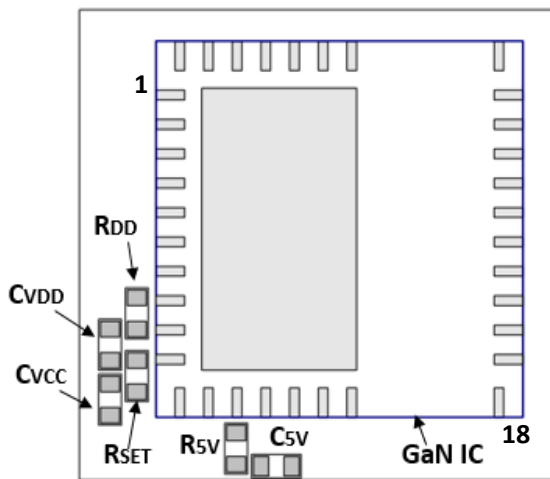


图 13. 自动低功耗待机模式简化电路和时序图

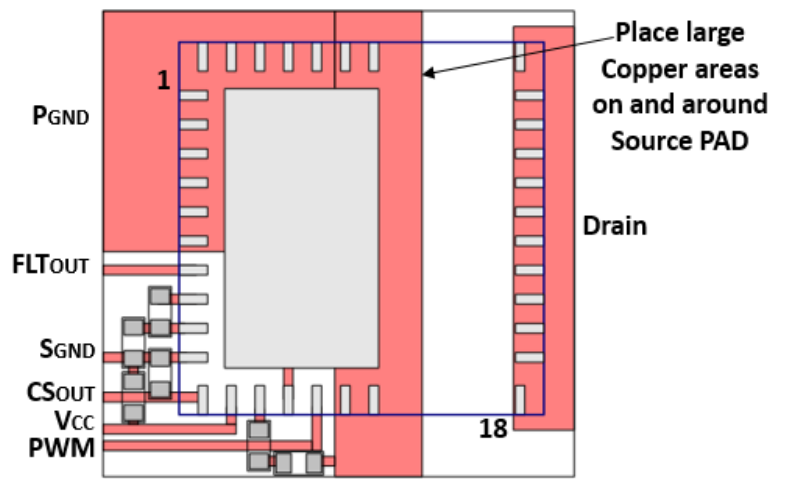
PCB布线指南 (PQFN 8x8 mm)

要获得最佳的电气和散热效果，必须遵循这些PCB布线指南和以下着重显示的4个步骤：

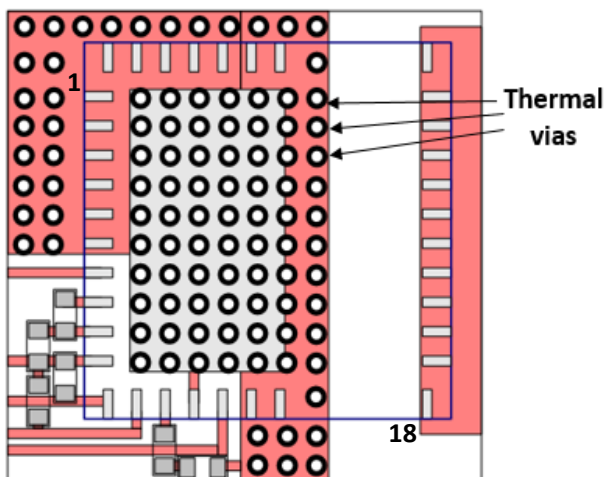
- 1) 将IC元件尽量靠近GaN IC放置。将 R_{SET} 电阻直接放置在CS引脚旁边，以将高频开关噪声降至最低。
- 2) 将IC元件的接地连接到源极引脚10或源极引脚17，以尽量减少高频开关噪声。
- 3) 将所有连接布线在单一层上。这样使得其他层上可以有较大的散热覆铜区域。
- 4) 在源极焊盘上及周围放置大面积的覆铜区域。
- 5) 在源极焊盘和源极覆铜区域内放置许多散热孔。
- 6) 在所有其他层（底部、顶部、中间1、中间2）上放置尽可能大的覆铜区域。



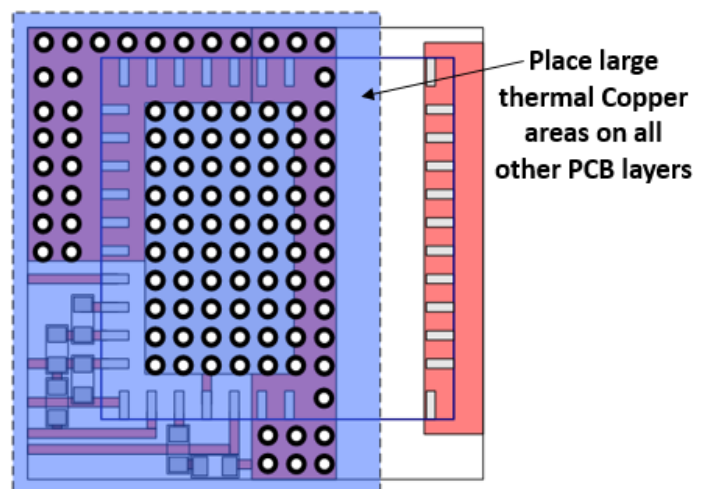
Step 1. Place GaN IC and components on PCB.
Place components as close as possible to IC!



Step 2. Route all connections on single layer.
Make large copper areas on and around Source pad!



Step 3. Place many thermal vias inside source pad
and inside source copper areas.
(dia=0.65mm, hole=0.33mm, pitch=0.925mm, via wall=1mil)

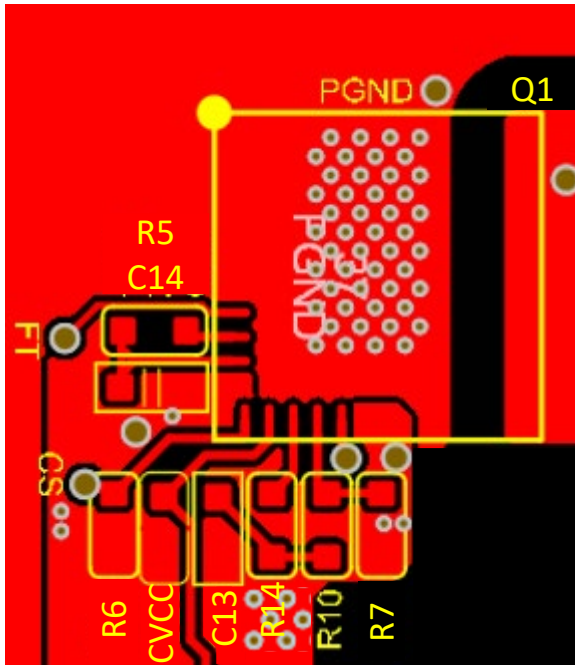


Step 4. Place large copper areas on other layers.
Make all thermal copper areas as large as possible!

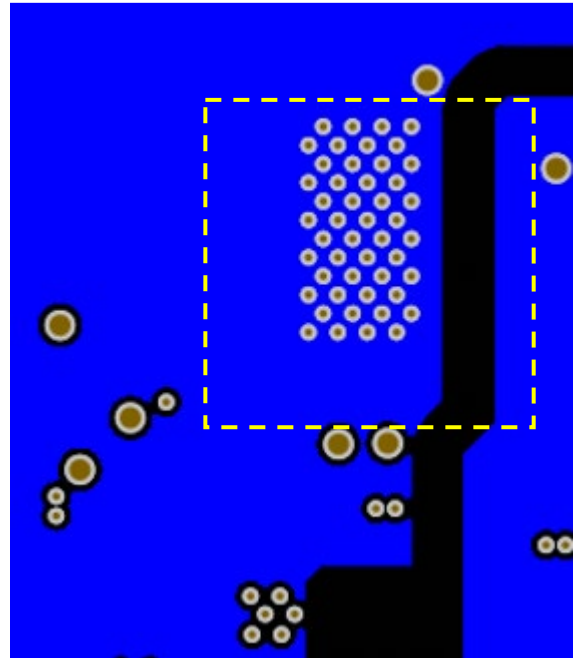
图 14. PCB布线步骤

PCB布线示例

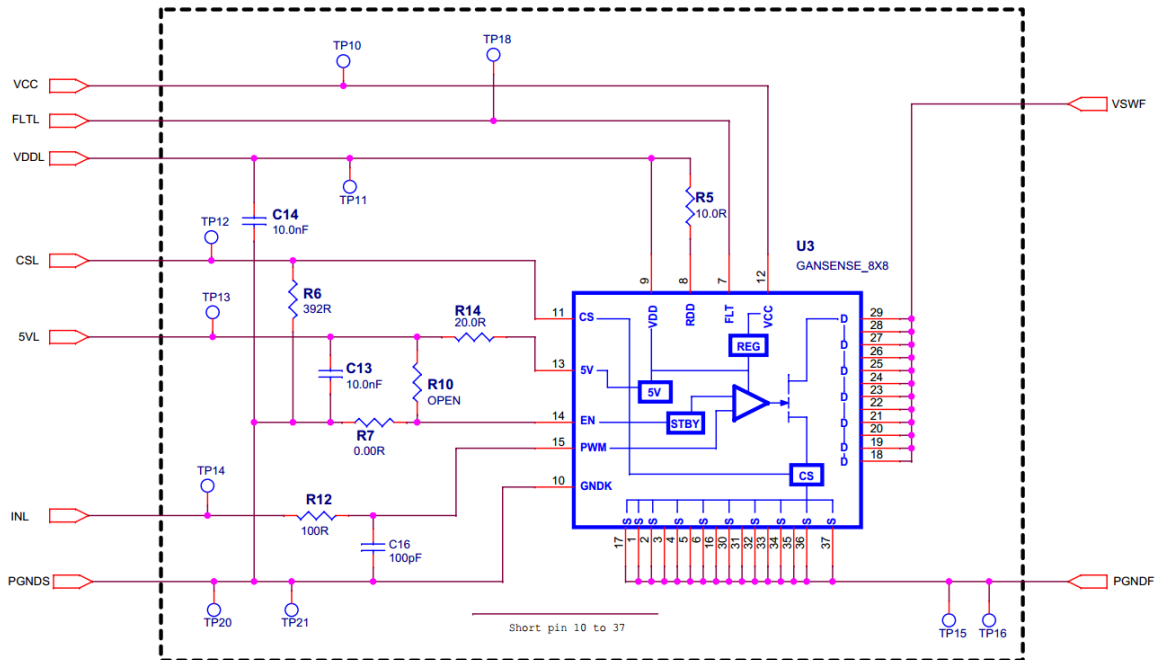
以下示例（图15）显示了NV6169 PQFN 8x8 mm正确布线的PCB测试板示例。所有元件都放置和布线在顶层，使得所有其他层可以用于较大的覆铜区域和散热孔。如果使用4层PCB，则可以获得额外的散热覆铜区域。



(a) 顶层PCB



(b) 底层PCB



(c) 电路原理图

图 15. GaN IC的PCB和布线示例。

(a) 顶层PCB, (b) 底层PCB, (c) 电路原理图

散热管理

以下热模型（图16）是针对GaN IC安装在PCB一侧的PCB子卡。GaN IC产生的热量流经封装引线框架，流向PCB覆铜层和散热孔，通过导热界面材料（TIM），并横向通过PCB流向侧面。然后TIM进入安全绝缘材料（麦拉片），然后进入铜屏蔽层（用于散热和EMI抑制）。我们在图18中列出了这些材料的导热系数。为了呈现满载运行的300W充电器内部的实际热条件，铜屏蔽层保持在85°C， T_{AMB} 设置为80°C，GaN IC的 P_{LOSS} 设置为1 W。根据热模拟（图17），GaN IC的 T_j 达到约97.3°C。对于在最恶劣的线路、负载和环境温度条件下运行的GaN IC，这个结果看起来是不错的。通过使用具有更高导热性的TIM和使用更薄的麦拉片（如果安全条件允许），可以进一步改善GaN IC的温度管理。

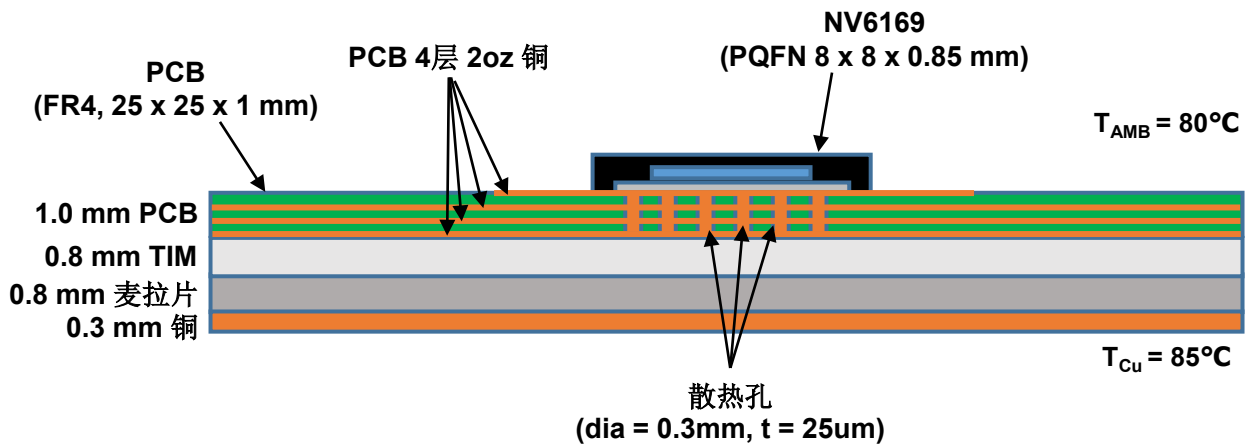


图 16. 子卡热模型堆叠图

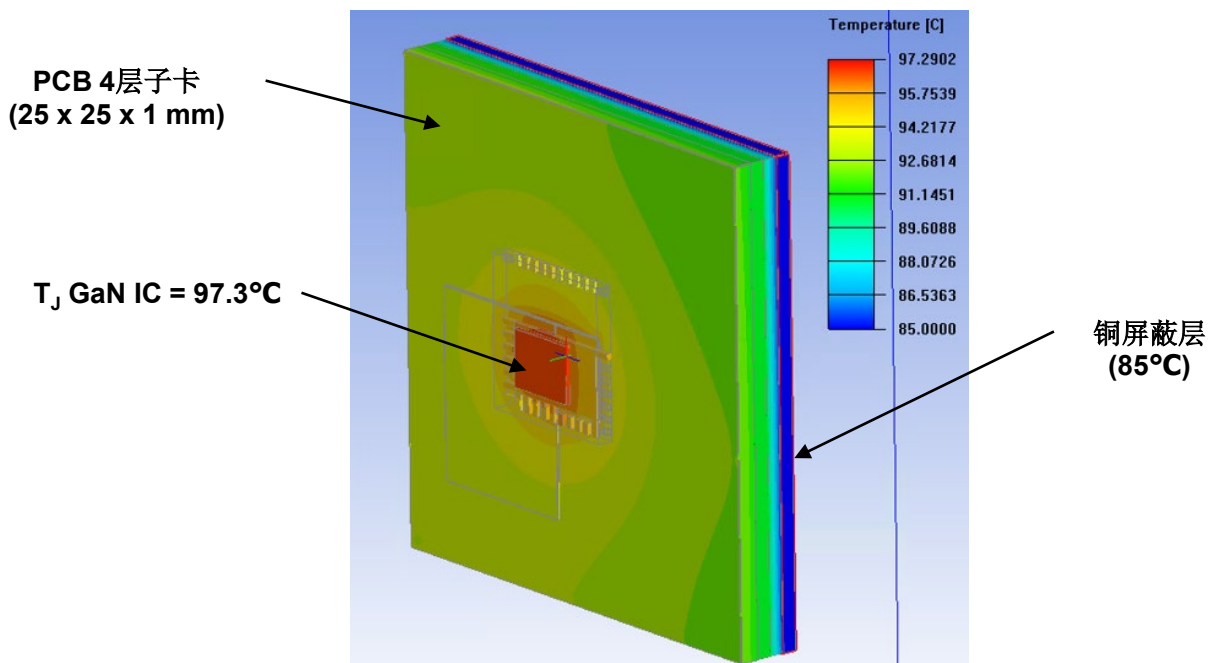


图 17. 子卡3D热模拟
($P_{LOSS_GaN} = 1\text{ W}$, $T_{AMB} = 80^\circ\text{C}$)

散热管理（接上页）

常用于屏蔽层的材料包括铜或铝。也可以使用钢，实现更好的EMI屏蔽，并且通常镀锡以防止生锈或腐蚀。下表总结了一些可以使用热叠层和屏蔽层材料（图18）。

导热界面材料 (TIM)			
材料	制造商	型号	导热系数
导热垫	PMP	PMP-P-300	4.0 W/mK
安全隔离材料			
材料	制造商	型号	导热系数
麦拉片 (Mylar)	Formex	PC-ITW N3-8	0.14 W/mK
金属屏蔽层			
材料	制造商	型号	导热系数
铜	多家厂商	多种型号	399 W/mK
铝	多家厂商	多种型号	235 W/mK
钢	多家厂商	多种型号	14 W/mK
塑料外壳			
材料	制造商	型号	导热系数
聚碳酸酯树脂	Sabic Plastics	PC Sabic 945	0.20 W/mK

图 18. 热叠层和屏蔽层材料汇总

参考资料(www.navitassemi.com)

- 1) GaNFast NV6123、NV6125、NV6127 数据手册，Navitas Semiconductor，2019
- 2) GaNFast功率IC散热管理，AN010，Navitas Semiconductor，2019
- 3) 采用GaN Sense技术的GaNFast NV613x/NV615x、NV6169功率IC数据手册，Navitas Semiconductor，2021/2022
- 4) 采用 GaN Sense 技术具备无损电流感应和自动保护的新一代 GaNFast 功率 IC，AN015，Navitas Semiconductor，2021

补充信息

免责声明：纳微半导体公司（纳微）保留由纳微自行决定在任何时候修改本档中描述的产品和/或规格的权利。本档中的所有信息，包括对产品特性和性能的描述，如有更改，恕不另行通知。所述产品的性能规格和操作参数是在独立状态下得出的，不保证其安装在客户产品中时性能完全相同。此处包含的信息不提供任何形式的明示或暗示的陈述或保证。本档仅作为指南提供，不传达纳微或任何第三方知识产权的任何许可。纳微的产品不适用于涉及极端环境条件的应用或生命支持系统。[条款和条件](#)。

纳微半导体、Navitas、GaNFast、GaN Sense及相关标识是纳微半导体公司的注册商标。

版权所有©2022 Navitas Semiconductor。保留所有权利。

联系方式：info@navitassemi.com

